

МИКРОСХЕМА ИНТЕГРАЛЬНАЯ

1308EУ5У, 1308EУ5АУ

Технические условия

АЕЯР.431420.665-04 ТУ

ВЫПИСКА

1 Общие положения

Общие положения – по АЕЯР.431420.665 ТУ с дополнениями и уточнениями, приведенными в настоящем разделе.

1.1 Область применения

Настоящие технические условия исполнения (ТУ) распространяются на микросхемы интегральные 1308EY5U^{1308EY5AU} (далее – микросхемы), представляющие собой драйвер затворов МОП транзисторов с контроллером синхронного выпрямителя вторичной обмотки прямоходового преобразователя, предназначенные для применения в источниках вторичного электропитания (ИВЭП) аппаратуры электроснабжения РЛС с АФАР и другой радиоэлектронной аппаратуры.

Микросхемы, поставляемые по настоящим ТУ, должны удовлетворять требованиям АЕЯР.431420.665 ТУ и требованиям, установленным в соответствующих разделах настоящих ТУ.

Нумерация разделов, подразделов и пунктов, принятая в настоящих ТУ, соответствует нумерации аналогичных разделов, подразделов и пунктов ОСТ В 11 0998.

В случае если к отдельным разделам, подразделам и пунктам АЕЯР.431420.665 ТУ дополнительных уточнений не требуется, то эти разделы, подразделы и пункты в настоящих ТУ не приведены, при этом сохранена нумерация остальных пунктов в соответствии с АЕЯР.431420.665 ТУ.

1.2 Нормативные ссылки

В настоящих ТУ использованы ссылки на стандарты и нормативные документы, обозначения которых приведены в приложении А.

1.3 Определения, обозначения и сокращения

Термины, определения, сокращения и буквенные обозначения параметров – по ОСТ В 11 0998 и АЕЯР.431420.665 ТУ.

2 Технические требования

Технические требования – по АЕЯР.431420.665 ТУ с дополнениями и уточнениями, приведенными в настоящем разделе.

Перечень прилагаемых документов приведен в приложении В.

2.3 Требования к электрическим параметрам и режимам эксплуатации

2.3.1 Электрические параметры микросхем при приемке и поставке должны соответствовать нормам, приведенным в таблице 1.

Микросхемы при всех допустимых значениях электрических режимов и внешних воздействующих факторов, указанных в настоящих ТУ, должны выполнять свои функции в соответствии с диаграммами состояний, приведенными на рисунке 1.

2.3.2 Электрические параметры микросхем, изменяющиеся в течение наработки до отказа при их эксплуатации в режимах и условиях, допускаемых ТУ, в пределах времени, равного сроку службы $T_{сл}$, должны соответствовать нормам, приведенным в таблице 2. Остальные параметры должны соответствовать нормам при приемке и поставке, приведенным в таблице 1.

2.3.4 Электрические параметры микросхем в течение гамма-процентного срока сохраняемости при их хранении в условиях, допускаемых настоящими ТУ, должны соответствовать нормам, приведенным в таблице 1.

2.3.6 Значения предельно-допустимых и предельных режимов эксплуатации приведены в таблице 4.

Т а б л и ц а 1 – Электрические параметры микросхем при приемке и поставке

Наименование параметра, единица измерения (режим измерения)	Буквенное обозначение параметра	Норма параметра		Температура корпуса, °С	Примечание
		не менее	не более		
1	2	3	4	5	6
Напряжение срабатывания, В 1308EY5Y	U _{СРБ1}	–	4,5	25±10	2
		–	4,5	–60±3	
		–	4,5	125±5	
1308EY5AY		–	4,8	25±10	
		–	4,8	–60±3	
		–	4,9	125±5	
Напряжение срабатывания по выводу TIMER, В 1308EY5Y	U _{СРБ2}	0,9	1,1	25±10	2
		0,9	1,1	–60±3	
		0,9	1,1	125±5	
1308EY5AY		0,8	1,1	25±10	
		0,8	1,1	–60±3	
		0,8	1,1	125±5	
Напряжение срабатывания по выводу CS+, мВ 1308EY5Y, 1308EY5AY	U _{СРБ3}	7,5	13,5	25±10	2
		3,0	18,0	–60±3	
		3,0	18,0	125±5	
Напряжение срабатывания положительное по выводу SYNC, В 1308EY5Y	U _{СРБ4}	1,0	1,8	25±10	2
		1,0	1,8	–60±3	
		1,0	1,8	125±5	
1308EY5AY		0,85	1,5	25±10	
		0,85	1,5	–60±3	
		0,85	1,5	125±5	
Напряжение срабатывания отрицательное по выводу SYNC, В 1308EY5Y	U _{СРБ5}	–1,8	–1,0	25±10	2
		–1,8	–1,0	–60±3	
		–1,8	–1,0	125±5	
1308EY5AY		–1,5	–0,85	25±10	
		–1,5	–0,85	–60±3	
		–1,5	–0,85	125±5	
Напряжение гистерезиса, В 1308EY5Y, 1308EY5AY	U _{ГИСТ1}	0,20	1,00	25±10	2
		0,10	2,00	–60±3	
		0,10	2,00	125±5	
Напряжение гистерезиса положительного напряжения срабатывания по выводу SYNC, В 1308EY5Y, 1308EY5AY	U _{ГИСТ2}	0,05	0,40	25±10	3
		0,05	0,50	–60±3	
		0,05	0,50	125±5	

Продолжение таблицы 1

1	2	3	4	5	6
Напряжение гистерезиса отрицательного напряжения срабатывания по выводу SYNC, В 1308EY5Y, 1308EY5AY	$U_{\text{ГИСТ}}$	0,05 0,05 0,05	0,40 0,50 0,50	25±10 -60±3 125±5	3
Входное напряжение срабатывания схемы ограничения по выводу TIMER, В 1308EY5Y, 1308EY5AY	$U_{\text{ВХ1}}$	- - -	3,0 5,0 5,0	25±10 -60±3 125±5	2
Входное напряжение срабатывания схемы ограничения по выводу CS+, В 1308EY5Y, 1308EY5AY	$U_{\text{ВХ2}}$	- - -	14,0 14,0 14,0	25±10 -60±3 125±5	2
Пиковый ток по выводам FG и CG, А 1308EY5Y, 1308EY5AY	$I_{\text{ВЫХ}}$	1,0 0,8 0,8	- - -	25±10 -60±3 125±5	-
Ток потребления, мА 1308EY5Y, 1308EY5AY ($U_{\text{SYNC}} = 0$) ($f_{\text{SYNC}} = 100$ кГц, $C_{\text{FG}} = C_{\text{CG}} = 4\ 700$ пФ)	$I_{\text{ПОТ1}}$ $I_{\text{ПОТ2}}$	- - - - - -	1,0 1,0 1,0 15,0 15,0 15,0	25±10 -60±3 125±5 25±10 -60±3 125±5	2
Входной ток по выводу TIMER, мкА ($U_{\text{TMR}} = 0$) 1308EY5Y, 1308EY5AY	$I_{\text{ВХ1}}$	-10,0 -10,0 -10,0	- - -	25±10 -60±3 125±5	2
Входной ток по выводу CS+, мкА 1308EY5Y, 1308EY5AY	$I_{\text{ВХ2}}$	-1,0 -1,0 -1,0	1,0 1,0 1,0	25±10 -60±3 125±5	2
Входной ток по выводу CS-, мкА 1308EY5Y, 1308EY5AY	$I_{\text{ВХ3}}$	-1,0 -1,0 -1,0	1,0 1,0 1,0	25±10 -60±3 125±5	2
Входной ток по выводу SYNC, мкА 1308EY5Y, 1308EY5AY	$I_{\text{ВХ4}}$	-10,0 -10,0 -10,0	10,0 10,0 10,0	25±10 -60±3 125±5	2
Сопротивление верхнего ключа по выводам FG, CG в открытом состоянии, Ом 1308EY5Y 1308EY5AY	$R_{\text{ВЫХ1}}$	- - - - - -	1,2 1,6 1,6 1,5 1,6 2,0	25±10 -60±3 125±5 25±10 -60±3 125±5	2

Окончание таблицы 1

1	2	3	4	5	6
Сопrotивление нижнего ключа по выводам FG, CG в открытом состоянии, Ом 1308EY5Y 1308EY5AY	$R_{\text{ВЫХ2}}$	— — — — — —	1,2 1,6 1,6 1,5 1,6 2,0	25±10 -60±3 125±5 25±10 -60±3 125±5	2
Время спада сигнала на выводе TIMER, нс ($\tau \geq 75$ нс) 1308EY5Y, 1308EY5AY	$t_{\text{СП1}}$	— — —	120 120 120	25±10 -60±3 125±5	4
Время задержки распространения при включении, нс ($\tau \geq 75$ нс) 1308EY5Y 1308EY5AY	$t_{\text{ЗДР}}^{1,0}$	— — — — — —	120 120 120 180 180 190	25±10 -60±3 125±5 25±10 -60±3 125±5	4
Время задержки распространения при выключении, нс ($\tau \geq 75$ нс) 1308EY5Y 1308EY5AY	$t_{\text{ЗДР}}^{0,1}$	— — — — — —	120 120 120 180 180 190	25±10 -60±3 125±5 25±10 -60±3 125±5	4
Время нарастания, нс ($\tau \geq 75$ нс) по выводу FG по выводу CG 1308EY5Y, 1308EY5AY	$t_{\text{НАР1}}$ $t_{\text{НАР2}}$	— — —	50 100 100	25±10 -60±3 125±5	4
Время спада, нс ($\tau \geq 75$ нс) по выводу FG по выводу CG 1308EY5Y, 1308EY5AY	$t_{\text{СП2}}$ $t_{\text{СП3}}$	— — —	50 100 100	25±10 -60±3 125±5	4

Примечания

1 Режимы измерения параметров приведены в таблице 6.

2 Параметр измеряется на пластине при нормальных климатических условиях.

3 Параметр гарантируется конструкцией.

4 τ — длительность импульса по выводу SYNC.

Т а б л и ц а 2 – Электрические параметры микросхем, изменяющиеся в течение наработки до отказа при их эксплуатации

Наименование параметра, единица измерения (режим измерения)	Буквенное обозначение параметра	Норма параметра		Температура корпуса, °С	Примечание
		не менее	не более		
Напряжение срабатывания по выводу TIMER, В 1308EY5Y 1308EY5AY	U _{CPB2}	0,8	1,2	25±10	–
		0,8	1,2	–60±3	
		0,8	1,2	125±5	
		0,7	1,2	25±10	
		0,7	1,2	–60±3	
		0,7	1,2	125±5	
Напряжение срабатывания по выводу CS+, мВ 1308EY5Y, 1308EY5AY	U _{CPB3}	2,0	22,0	25±10	–
		2,0	22,0	–60±3	
		2,0	22,0	125±5	
Напряжение срабатывания положительное по выводу SYNC, В 1308EY5Y 1308EY5AY ③ 1308EY5AY	U _{CPB4}	0,80	2,00	25±10	–
		0,80	2,00	–60±3	
		0,80	2,00	125±5	
		0,65	1,70	25±10	
		0,65	1,70	–60±3	
		0,65	1,70	125±5	
Напряжение срабатывания отрицательное по выводу SYNC, В 1308EY5Y 1308EY5AY	U _{CPB5}	–2,00	–0,80	25±10	–
		–2,00	–0,80	–60±3	
		–2,00	–0,80	125±5	
		–1,70	–0,65	25±10	
		–1,70	–0,65	–60±3	
		–1,70	–0,65	125±5	
Входное напряжение срабатывания схемы ограничения по выводу TIMER, В 1308EY5Y, 1308EY5AY	U _{BX1}	–	4,0	25±10	–
		–	5,0	–60±3	
		–	5,0	125±5	
Ток потребления, мА 1308EY5Y, 1308EY5AY (U _{SYNC} = 0) (f _{SYNC} = 100 кГц, C _{FG} = C _{CG} = 4 700 пФ)	I _{пот1}	–	1,5	25±10	–
		–	1,5	–60±3	
		–	1,5	125±5	
	I _{пот2}	–	20,0	25±10	
		–	20,0	–60±3	
		–	20,0	125±5	
Входной ток по выводу TIMER, мкА 1308EY5Y, 1308EY5AY (U _{TMR} = 0)	I _{BX1}	–20,0	–	25±10	–
		–20,0	–	–60±3	
		–20,0	–	125±5	

Продолжение таблицы 2

1	2	3	4	5	6
Входной ток по выводу CS+, мкА 1308EY5Y, 1308EY5AY	I_{BX2}	-5,0 -5,0 -5,0	5,0 5,0 5,0	25±10 -60±3 125±5	-
Входной ток по выводу CS-, мкА 1308EY5Y, 1308EY5AY	I_{BX3}	-5,0 -5,0 -5,0	5,0 5,0 5,0	25±10 -60±3 125±5	-
Сопротивление верхнего ключа по выводам FG, CG в открытом состоянии, Ом 1308EY5Y 1308EY5AY	$R_{ВЫХ1}$	- - - - - -	1,80 2,00 2,00 2,25 2,00 2,50	25±10 -60±3 125±5 25±10 -60±3 125±5	-
Сопротивление нижнего ключа по выводам FG, CG в открытом состоянии, Ом 1308EY5Y 1308EY5AY	$R_{ВЫХ2}$	- - - - - -	1,80 2,00 2,00 2,25 2,00 2,50	25±10 -60±3 125±5 25±10 -60±3 125±5	-
Время спада сигнала на выводе TIMER, нс ($\tau \geq 75$ нс) 1308EY5Y, 1308EY5AY	$t_{СП}$	- - -	150 150 150	25±10 -60±3 125±5	1
Время задержки распространения при включении, нс ($\tau \geq 75$ нс) 1308EY5Y 1308EY5AY	$t_{ЗДР}^{1,0}$	- - - - - -	150 150 150 225 225 240	25±10 -60±3 125±5 25±10 -60±3 125±5	1
Время задержки распространения при выключении, нс ($\tau \geq 75$ нс) 1308EY5Y 1308EY5AY	$t_{ЗДР}^{0,1}$	- - - - - -	150 150 150 225 225 240	25±10 -60±3 125±5 25±10 -60±3 125±5	1

Окончание таблицы 2

1	2	3	4	5	6
Время нарастания, нс ($\tau \geq 75$ нс) по выводу FG по выводу CG 1308EY5Y, 1308EY5AY	$t_{НАР1}$ $t_{НАР2}$	– – –	150 150 150	25±10 –60±3 125±5	1
Время спада, нс ($\tau \geq 75$ нс) по выводу FG по выводу CG 1308EY5Y, 1308EY5AY	$t_{СП2}$ $t_{СП3}$	– – –	150 150 150	25±10 –60±3 125±5	1
Примечание 1 τ – длительность импульса по выводу SYNC. 2 Режимы измерения параметров приведены в таблице 6.					

Т а б л и ц а 4 – Предельно-допустимые и предельные режимы эксплуатации микросхемы

Наименование параметра режима, единица измерения	Буквенное обозначение параметра	Предельно-допустимый режим		Предельный режим		Примечание
		не менее	не более	не менее	не более	
Напряжение питания, В – минимальное 1308EY5Y 1308EY5AY – максимальное 1308EY5Y, 1308EY5AY	$U_{П}$	4,5 4,9 –	– – 12,0	– – –	– – 14,0	–
Напряжение на выводах CS–, TIMER, В 1308EY5Y, 1308EY5AY – отрицательной полярности – положительной полярности	$U_{ВХ1}$, $U_{ВХ2}$	– –	– –	–0,3 –	– $U_{П}+0,3$	–
Напряжение на выводе SYNC, В 1308EY5Y, 1308EY5AY – положительной полярности – отрицательной полярности	$U_{ВХ3}$	– –	– –	– –12,0	12,0 –	–
Входной ток по выводу CS+, мА 1308EY5Y, 1308EY5AY	$I_{ВХ5}$	–	–	–	15,0	–
Температура перехода, °С 1308EY5Y, 1308EY5AY	$T_{ПЕР}$	–	150	–	–	–

5 Указания по применению и эксплуатации

Указания по применению и эксплуатации микросхем – по АЕЯР.431420.665 ТУ с дополнениями и уточнениями, приведенными в настоящем разделе.

5.1 Описание работы микросхемы ~~1308EY5Y~~

5.1.1 Общие положения

Микросхема ~~1308EY5Y~~ предназначается для организации синхронного выпрямления импульсов напряжения во вторичной обмотке прямоходового преобразователя.

В стандартной топологии прямоходового преобразователя силовой трансформатор применяется для обеспечения функции гальванической развязки между входом и выходом и понижения выходного напряжения до необходимого уровня. Стандартно, быстродействующие импульсные диоды используются для выпрямления напряжения во вторичной обмотке трансформатора. Падение напряжения на этих диодах при протекании больших токов нагрузки является одним из факторов, существенно снижающих КПД преобразователя в целом. Существенный выигрыш в КПД дает применение для этой цели диодов Шоттки. Современные диоды Шоттки имеют сравнительно низкие прямые падения напряжения на больших токах, но, все равно, в типовых схемах неизбежно на них теряется до нескольких десятков ватт мощности. Для повышения КПД вместо диодов Шоттки могут быть использованы мощные N-канальные МОП-транзисторы с соответствующей схемой управления, которая обеспечивает синхронизацию их включения и выключения с импульсами в первичной цепи. Применение транзисторных ключей вместо диодов Шоттки позволяет значительно снизить потери мощности в преобразователе и тем самым повысить его КПД. Наиболее значительное повышение КПД при реализации синхронного выпрямления достигается для преобразователей с низким выходным напряжением.

3) Микросхема ~~1308EY5Y~~ реализует функции синхронизации и защиты и является мощным драйвером затворов N-канальных МОП-транзисторов.

Упрощенная схема прямоходового преобразователя приведена на рисунке 30. TV1 – это силовой трансформатор, VT1 – мощный транзистор, которым управляет ШИМ-контроллер или схема управления. Импульсный трансформатор TV2 обеспечивает передачу синхроимпульсов во вторичную цепь и управляется сигналом инверсным по отношению к сигналу на затворе VT1. VT2 и VT3 – синхронные ключи вторичной цепи, затворы которых подключены к выходам FG и

CG ~~1308EY5Y~~. Дроссель L и конденсатор C6 образуют выходной LC фильтр для уменьшения пульсаций напряжения на нагрузке. На рисунке 30 также изображена цепь питания ~~1308EY5Y~~: элементы VD1 и C5 обеспечивают выпрямление и фильтрацию напряжения вторичной цепи, VT4 и VD2 образуют параметрический стабилизатор напряжения.

Каждый полный цикл работы прямоходового преобразователя состоит из двух этапов. На первом этапе включается VT1 и мощность начинает передаваться через TV1 к нагрузке. При этом TV2 формирует отрицательный импульс на входе SYNC микросхемы ~~1308EY5Y~~. Микросхема ~~1308EY5Y~~ функционирует таким образом, что выход FG включается (переходит из состояния «0» в «1»), а CG выключается, таким образом, включенным оказывается ключ VT2. Ток протекает к нагрузке через VT2, TV1 и L.

На следующем этапе VT1 выключается, TV2 формирует положительный импульс на входе SYNC ~~1308EY5Y~~. При этом выход CG включается, а FG выключается, таким образом, включенным оказывается ключ VT3. Ток продолжает протекать к нагрузке через VT3 и L. Диаграммы работы микросхемы ~~1308EY5Y~~ изображены на рисунке 1.

5.1.2 Защита внешних МОП транзисторов

Программируемый таймер и компаратор считывания тока с дифференциальным входом имеются в составе микросхемы ~~1308EY5Y~~ для обеспечения защиты внешних МОП-транзисторов при выключении преобразователя, при сбоях

синхронизации и во время работы преобразователя в режиме с малой нагрузкой. Также МОП-транзисторы выключаются, при срабатывании схемы защиты от понижения напряжения питания, если U_{CC} менее 4,1 В.

При выключении преобразователя на затвор VT1 перестает подаваться открывающее напряжение, при этом микросхема ~~1308EY5Y~~ продолжает некоторое время работать, получая питание от блокировочных конденсаторов C3, C4, но на вход SYNC не поступают синхроимпульсы. При этом выходные драйверы микросхемы ~~1308EY5Y~~ продолжают работать в зависимости от полярности последнего синхронизирующего импульса. Если последний импульс был положительный, на выходе CG остается высокий уровень напряжения, а VT3 остается включенным. Ток в дросселе начинает падать вниз до нуля, а потом из-за напряжения, которое все еще присутствует на выходном конденсаторе C6, начинает течь в обратном направлении (реверсивный ток, течет от C6 в L). Если VT3 выключится в момент, когда ток в дросселе отрицательный, на его стоке разовьется высокое напряжение, что приведет к возникновению лавинного пробоя МОП-транзистора. При большом количестве энергии, накопленной в дросселе к моменту разрыва тока, VT3 может выйти из строя. Блоки таймер и компаратор считывания тока используются в микросхеме ~~1308EY5Y~~ для предотвращения нарастания реверсивного тока в выходной цепи.

5.1.3 Таймер

Внутренние и внешние цепи блока таймера микросхемы ~~1308EY5Y~~ изображены на рисунке 31.

Блок таймера использует внешнюю RC цепь для программирования временного интервала. В нормальном режиме функционирования, при поступлении каждого отрицательного импульса на вход SYNC, микросхема формирует на внутренней цепи «сброс таймера» импульс длительностью 200 нс. Этот сигнал включает внутренний транзистор VT, который в свою очередь разряжает конденсатор времязадающей RC цепи. Если сигнал на входе SYNC пропущен или определен неправильно, сигнал «сброс таймера» не формируется и напряжение на

входе TIMER продолжает нарастать, оба выходных драйвера выключаются, как только напряжение достигает порогового. Диаграммы сигналов блока таймера приведены на рисунке 32.

Типовой цикл работы прямоходового преобразователя всегда начинается с попеременного включения VT2 и VT3 вызванного чередованием положительных и отрицательных импульсов на входе SYNC. Блок таймер микросхемы 1308EY5Y также включает в себя последовательностные логические схемы, управляемые входом SYNC. Если после одного отрицательного импульса компаратор по входу SYNC получает другой отрицательный импульс, сброс таймера не производится. В результате, если на вход SYNC не поступает положительного импульса, оба выходных драйвера выключаются, как только напряжение на входе TIMER достигнет порогового (истечет временной интервал, запрограммированный внешней RC цепью). Как только положительные импульсы появляются снова, таймер сбрасывается, и драйверы снова включаются. Такой алгоритм работы необходим для защиты внешних компонентов в тех случаях, когда на вход SYNC поступают только отрицательные импульсы (происходит ошибка синхронизации), а напряжение на выходе FG остается высоким. Диаграммы работы таймера при ошибке синхронизации изображены на рисунке 33.

В микросхеме ~~1308EY5Y~~ есть два отдельных компаратора подключенных ко входу SYNC, предназначенных для обнаружения положительных и отрицательных импульсов синхронизации. Пороговое напряжение обоих компараторов одинаковое – 1,4 В, но полярность разная. В некоторых ситуациях, например, при включении или выключении преобразователя, при просадках напряжения питания и т.д., амплитуда импульсов по входу SYNC может быть низкой, немного выше или ниже чем пороги компараторов. Такая ситуация может привести к тому, что один из SYNC компараторов не срабатывает.

Период срабатывания компаратора таймера определяется номиналами внешних R_{TMR} и C_{TMR} и зависит от напряжения питания U_{CC} . Это достигается путем установления порогового напряжения компаратора таймера на уровне

($0,2 \cdot U_{CC}$), где коэффициент 0,2 устанавливается соотношением R1 и R2 (рисунок 31). Период срабатывания компаратора таймера определяется следующей формулой

$$T = 0,2 \cdot R_{TMR} \cdot C_{TMR} + 0,27 \cdot 10^{-6} \quad (2)$$

Для того чтобы минимизировать ошибки в установлении периода срабатывания компаратора таймера вследствие времени спада сигнала, необходимо выбрать C_{TMR} из диапазона 100 – 1 000 пФ, типовое значение – 470 пФ. Конденсатор C_{TMR} должен находиться как можно ближе к микросхеме ~~1308EY5Y~~, и быть подключенным печатными проводниками минимальной длины к выводам TIMER и OV2. Это необходимо для уменьшения «звона», вызванного индуктивностью проводников печатной платы, в момент разряда C_{TMR} . Этот «звон» может внести ошибку в установлении периода таймера.

В микросхеме ~~1308EY5Y~~ имеется схема ограничения уровня напряжения подключенная к выводу TIMER (VD_{TMR} на рисунке 31), с порогом срабатывания $0,5 \cdot U_{CC}$. Такая схема необходима для предотвращения заряда конденсатора C_{TMR} до напряжения питания, что привело бы к чрезмерному увеличению времени разряда конденсатора. Ток разряда конденсатора C_{TMR} во время сброса таймера около 1 мА. Функционирование блока таймера можно запретить, подключив вход TIMER к OV2.

5.1.4 Компаратор считывания тока

Компаратор считывания тока с дифференциальным входом используется в микросхеме ~~1308EY5Y~~ для измерения напряжения на электродах сток-исток VT3 через входы CS+ и CS-. Если ток в дросселе L (рисунок 30) меняет свое направление, то на VT3 появляется положительное напряжение сток-исток, и, таким образом, напряжение на входе CS+ становится выше напряжения на CS-. При положительном напряжении на дифференциальном входе компаратора считывания тока, величиной более чем пороговое напряжение, микросхема ~~1308EY5Y~~ включает выход CG. Компаратор считывания тока используется для предотвращения нарастания реверсного тока в индуктивности во время выключения или в ре-

жиме работы при малой нагрузке, что может привести к выходу из строя МОП-транзистор. Входной порог компаратора (с типовым значением 10,5 мВ при температуре 25°C) имеет положительный температурный коэффициент, что примерно соответствует температурному коэффициенту сопротивления канала открытого внешнего МОП-транзистора. Компаратор считывания тока начинает работу только через 250 нс после включения выхода CG, такая задержка необходима для предотвращения ложного срабатывания при включении VT3.

При малых нагрузках, если средний ток дросселя ниже, чем половина от величины размаха тока (~~двойной амплитуды~~), ток дросселя будет менять направление в VT3 во время части периода коммутации, таким образом, напряжение на входе CS+ становится выше, чем на CS-. Входной порог компаратора считывания тока установлен на уровне 10,5 мВ для предотвращения отключения при малых нагрузках. Микросхема ~~1308EY5Y~~ будет функционировать в режиме прерывистых токов, если прямое падение сток-исток МОП-транзистора выше, чем 10,5 мВ.

Работа микросхемы ~~1308EY5Y~~ в режиме прерывистых токов изображена на рисунке 34. Выход CG отключается при срабатывании компаратора считывания тока до прихода очередного отрицательного импульса на вход SYNC, как только ток дросселя меняет направление.

Иногда режим прерывистых токов нежелателен. Для предотвращения работы в режиме прерывистых токов необходимо добавить резистивный делитель, R1 и ~~VR3~~ ^{R2} в цепь по выводу CS+ для увеличения порога срабатывания компаратора считывания тока, таким образом, микросхема ~~1308EY5Y~~ функционирует в режиме непрерывных токов даже без нагрузки (рисунок 35).

Напряжения на выводе CS+ микросхемы ограничено внутренней схемой ограничения напряжения с типовым порогом срабатывания – 11 В. Схема ограничения напряжения используется вместе с внешним резистором R1 для защиты входа CS+ от высокого напряжения на стоке VT3 при передаче мощности от вторичной обмотки трансформатора TV1 в дроссель. Во время цикла передачи мощ-

ности транзистор VT3 выключен, и напряжение на стоке VT3 определяется напряжением первичной обмотки и коэффициентом трансформации. Напряжение может достаточно быть высоким и может привести к выходу микросхемы из строя, если вход CS+ будет подключен прямо к стоку VT3. Схема ограничения напряжения по выводу CS+ рассчитана на минимальный ток – 5 мА.

Номиналы резисторов R1, R2, R3 рассчитываются по следующим формулам:

$$k = (48 \cdot I_R \cdot R_{VT}) - 1 \quad (3)$$

$$R2 = \frac{200 \cdot U_{IN\max} \cdot K_T - 2200 \cdot (1 + k)}{k} \quad (4)$$

$$R1 = k \cdot R2 \quad (5)$$

$$R3 = \frac{R1 \cdot R2}{R1 + R2} \quad (6)$$

Если $k \leq 0$, в R2 нет необходимости, тогда

$$R1 = R3 = \frac{U_{IN\max} \cdot K_T - 11}{5 \cdot 10^{-3}}, \quad (7)$$

где I_R – размах тока в дросселе;

R_{VT} – сопротивление сток-исток VT3 в открытом состоянии;

$U_{IN\max}$ – максимальное входное напряжение первичной цепи;

K_T – коэффициент трансформации соотношение витков первичной и вторичной обмотки TV1.

Если микросхема по-прежнему работает в режиме прерывистых токов с подсчитанными значениями сопротивлений, необходимо увеличить сопротивление R1 для повышения порога срабатывания компаратора считывания тока.

Сопротивление резисторов R1, R2 и внутренняя емкость по входу CS+ плюс емкость проводников печатной платы формируют RC цепочку; это приводит к затягиванию времени срабатывания компаратора. Ток утечки по входу CS+ и в резисторах также приводят к погрешности входного порогового напряжения.

Для того, чтобы минимизировать эту задержку и погрешность, не стоит выбирать номиналы сопротивлений намного выше расчетных значений, а печатные проводники от резисторов до входов CS+, CS- желательно сделать как можно короче.

5.1.5 Вход SYNC

Внешняя схема для входа SYNC микросхемы ~~1308EY5Y~~ изображена на рисунке 36. Для выбранного типа импульсного трансформатора необходимо подобрать номиналы C1 и R1 так, чтобы достигалась оптимальная амплитуда и ширина импульсов синхронизации. Амплитуда импульсов синхронизации должна быть значительно выше, чем типовое значение порога по входу SYNC ($\pm 1,4$ В). При амплитудах выше чем ± 5 В сокращается задержка распространения сигнала от входа SYNC к выходным драйверам. Ширина импульса должна быть более 75 нс. Амплитуда выброса на спаде импульса синхронизации должна быть минимизирована (и быть ниже порога минимального порогового напряжения по входу SYNC ± 1 В). Количество и амплитуда выбросов должны быть уменьшены путем уменьшения R1.

При использовании микросхемы ~~1308EY5Y~~ в преобразователях без гальванической развязки на вход SYNC можно подавать непосредственно двухполярные прямоугольные импульсы.

5.1.6 Стабилизатор напряжения питания

Напряжение питания (U_{CC}) микросхемы ~~1308EY5Y~~ может быть получено из более высокого напряжения вторичной цепи при помощи схемы изображенной на рисунке 37.

Диод Шоттки VD1 служит для выпрямления напряжения вторичной обмотки трансформатора TV1, стабилитрон VD2 определяет величину выходного напряжения $U_{CC} \approx U_{ст} - 0,7$ В. Может понадобиться увеличение резистора R8 (до нескольких сотен Ом) последовательно с базой VT4 для подавления высокочастотных пульсаций, в зависимости от выбранного типа VT4.

В микросхеме есть детектор понижения напряжения питания, который выключает выходные драйверы, если U_{CC} менее 4,1 В. В детекторе понижения напряжения питания встроен гистерезис по напряжению срабатывания с типовым значением 0,5 В для предотвращения возникновения генерации.

Обычно в прямоходовом преобразователе напряжение во вторичных цепях отсутствует, пока не начинает работать контроллер первичной цепи. Пока не начнется передача энергии через трансформатор TV1 во вторичные цепи, напряжение на микросхеме отсутствует и микросхема выключена. Пока U_{CC} менее 4,1 В выходные драйверы микросхемы не работают и синхронный выпрямитель на МОП-транзисторах VT2 и VT3 остается выключенным. При этом в качестве выпрямителя работают обратные диоды МОП-транзисторов, на которых из-за большого падения напряжения рассеивается значительная мощность. Для того чтобы предотвратить перегрев МОП-транзисторов, следует как можно быстрее поднять напряжение питания U_{CC} выше 4,1 В. Схема, изображенная на рисунке 37, подает напряжение на микросхему в течение нескольких первых циклов коммутации основного контроллера, таким образом предотвращается перегрев МОП-транзисторов.

5.1.7 Выбор МОП-транзисторов

Выбор необходимого МОП-транзистора должен быть выполнен на основе допустимой рассеиваемой мощности и необходимого максимального выходного тока.

Обратные диоды МОП-транзисторов должны быть способны проводить ток нагрузки во время запуска преобразователя, пока U_{CC} не достигнет 4,1 В.

Выходные драйверы микросхемы во время переключения внешних МОП-транзисторов рассеивают значительную мощность. Величина рассеиваемой мощности растет с возрастанием частоты переключения, напряжения питания U_{CC} и емкости затвора МОП-транзистора. Для того чтобы подсчитать значение рассеиваемой мощности, используется параметр заряд затвора Q_G . Данный параметр, как правило, является справочным для МОП-транзистора.

Мощность, рассеиваемая в каждом из драйверов , определяется как:

$$P = Q_G \cdot U_{CC} \cdot f, \quad (8)$$

где f – частота переключения преобразователя.

5.2 Типовая схема включения микросхемы приведена на рисунке 38.

5.3 Проектирование печатной платы

Для обеспечения правильной работы устройства необходимо правильно спроектировать топологию печатной платы:

- блокировочные конденсаторы должны быть расположены максимально близко к микросхеме и подключены как можно более короткими печатными проводниками к выводам: С4 между U_{CC2} и OV1, С3 между U_{CC1} и OV2;

- выводы стоков МОП-транзисторов VT2 и VT3, должны быть подключены непосредственно к трансформатору TV1, выводы истоков должны быть как можно ближе друг к другу;

- элементы и печатные проводники, подключенные к выводам TIMER и SYNC, а также элементы стабилизатора U_{CC} , должны быть, по возможности, удалены от цепей с высокими импульсными токами, от МОП-транзисторов VT2, VT3, трансформатора TV1 и т.п. Это необходимо для защиты от коммутационных помех, которые могут приводить к сбоям в работе микросхемы;

- конденсатор С2 следует располагать как можно ближе к микросхеме;

- необходимо, по возможности, сократить длину печатных проводников от резисторов R1, R2, R3 до выводов CS+, CS– микросхемы.

Эти резисторы должны быть подключены непосредственно к стоку и истоку МОП-транзистора VT3;

- необходимо соединить накоротко выводы 1,8,9,13 между собой; выводы 2 и 3 между собой; выводы 4,5 между собой; выводы 6,7 между собой

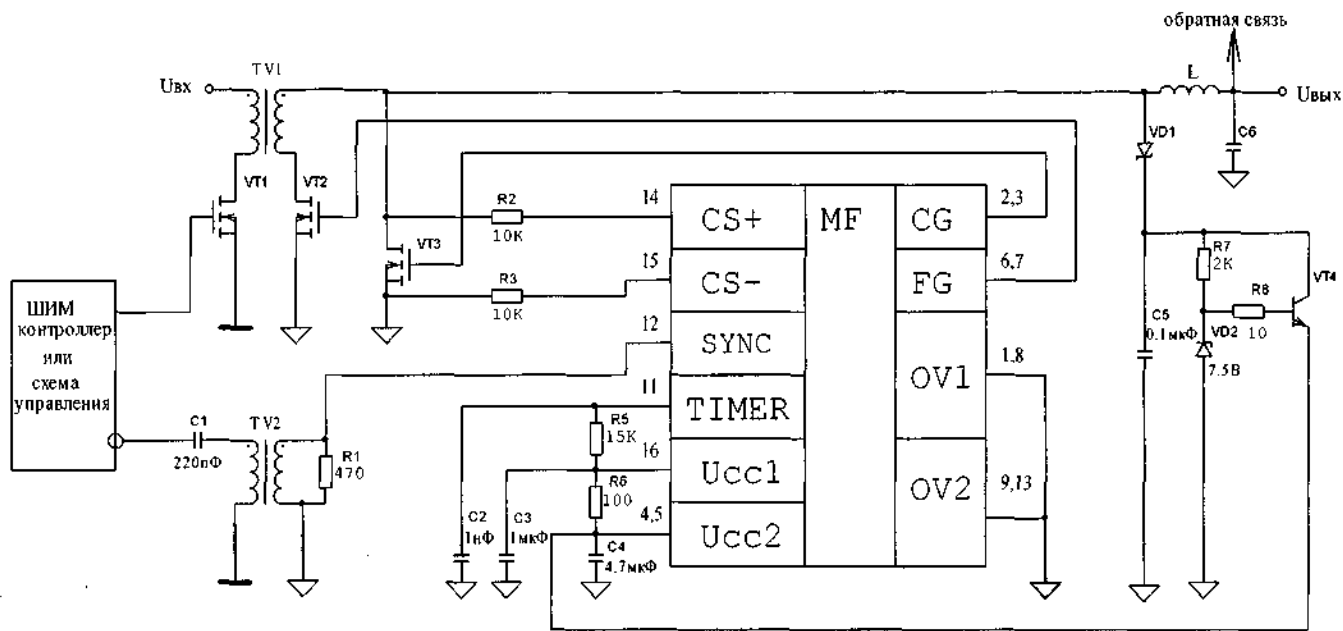
6 Справочные данные

Справочные данные – по АЕЯР.431420.665 ТУ с дополнениями и уточнениями, приведенными в настоящем разделе.

6.2.1 Зависимости основных электрических параметров микросхем от режимов и условий эксплуатации приведены на рисунках 39 – 47.

6.2.2 Контроль устойчивости микросхем к воздействию одиночных импульсов напряжения, возникающих при воздействии электромагнитных излучений проводят в соответствии с РД В 319.03.30 по программе, согласованной с НИИ заказчика.

Показатели импульсной электрической прочности микросхемы при прямой и обратной полярностях одиночных импульсов напряжения на выводы составляют при длительности импульса $t_{и} = 10$ мкс – амплитуда напряжения $A_{и} = 30$ В; при $t_{и} = 1,0$ мкс $A_{и} = 90$ В; при $t_{и} = 0,3$ мкс $A_{и} = 100$ В.



MF – испытуемая микросхема ;

R1... R8 – резисторы ;

C1...C2 – конденсаторы ;

VT1... VT3 – n-канальные МДП транзисторы ;

VT4 – n-p-n- транзистор ;

VD1– диод Шоттки ;

VD2 – стабилитрон ;

L – индуктивность ;

TV1, TV2 – трансформаторы .

Рисунок 38 – Типовая схема включения микросхемы 1308EY5U

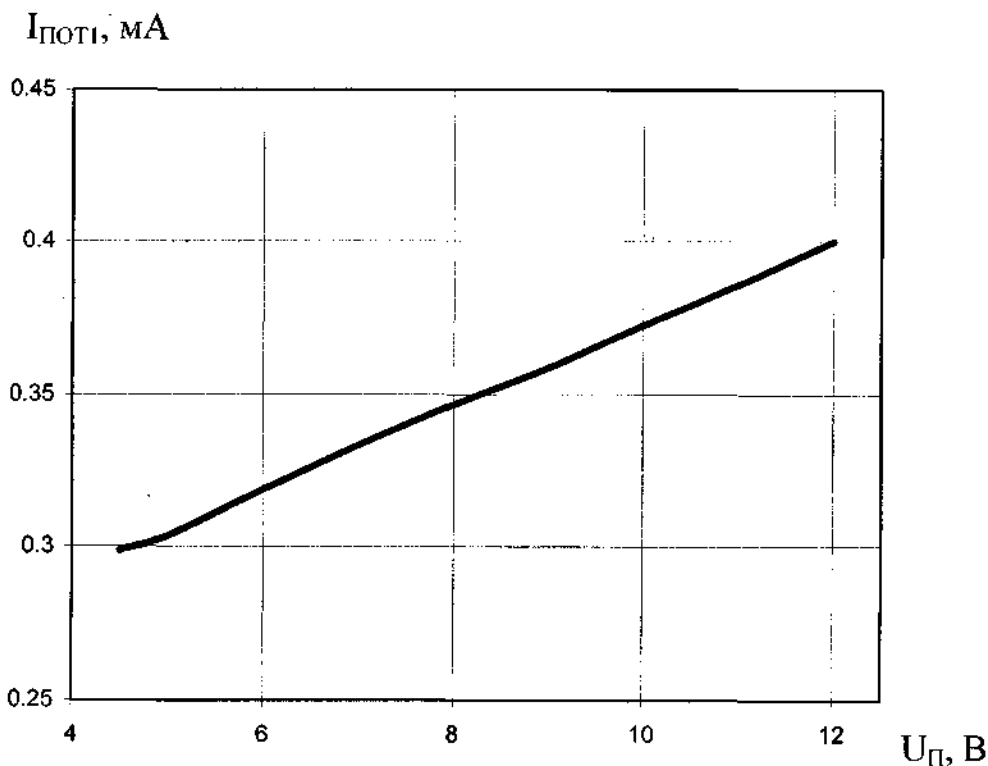


Рисунок 39 – Типовая зависимость тока потребления по выводу $V_{\text{CC}} I_{\text{ПОТ1}}$ от напряжения питания $U_{\text{П}}$ при $U_{\text{SYNC}} = 0 \text{ В}$

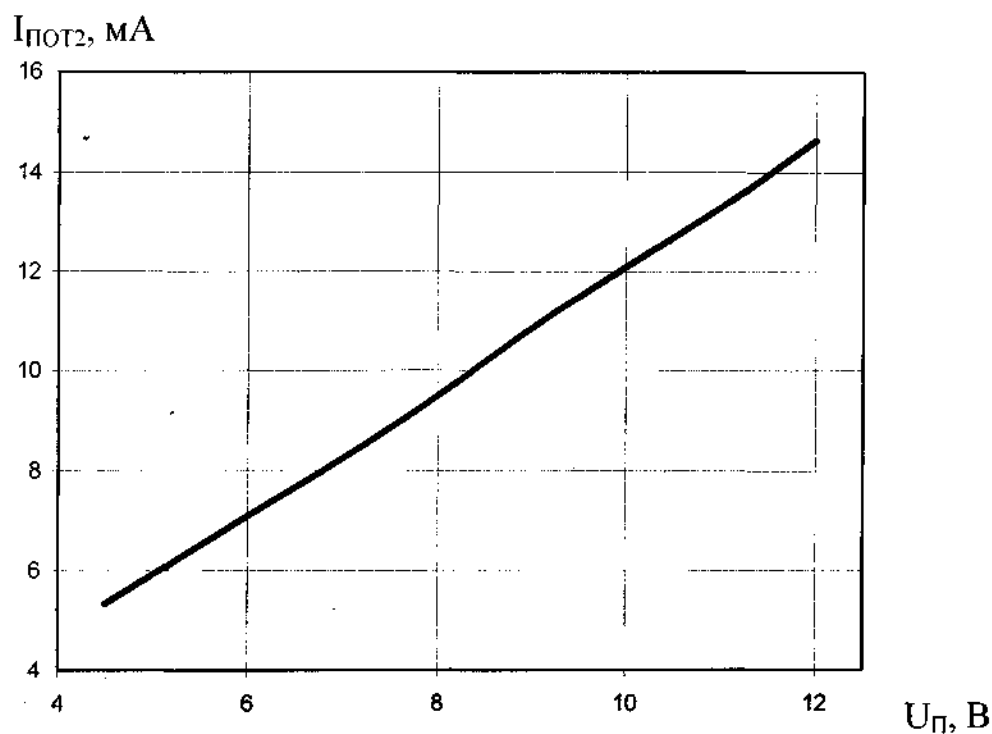


Рисунок 40 – Типовая зависимость тока потребления по выводу $V_{\text{CC}} I_{\text{ПОТ2}}$ от напряжения питания $U_{\text{П}}$ при $f_{\text{SYNC}} = 100 \text{ кГц}$, $C_{\text{FG}} = C_{\text{CG}} = 4700 \text{ пФ}$

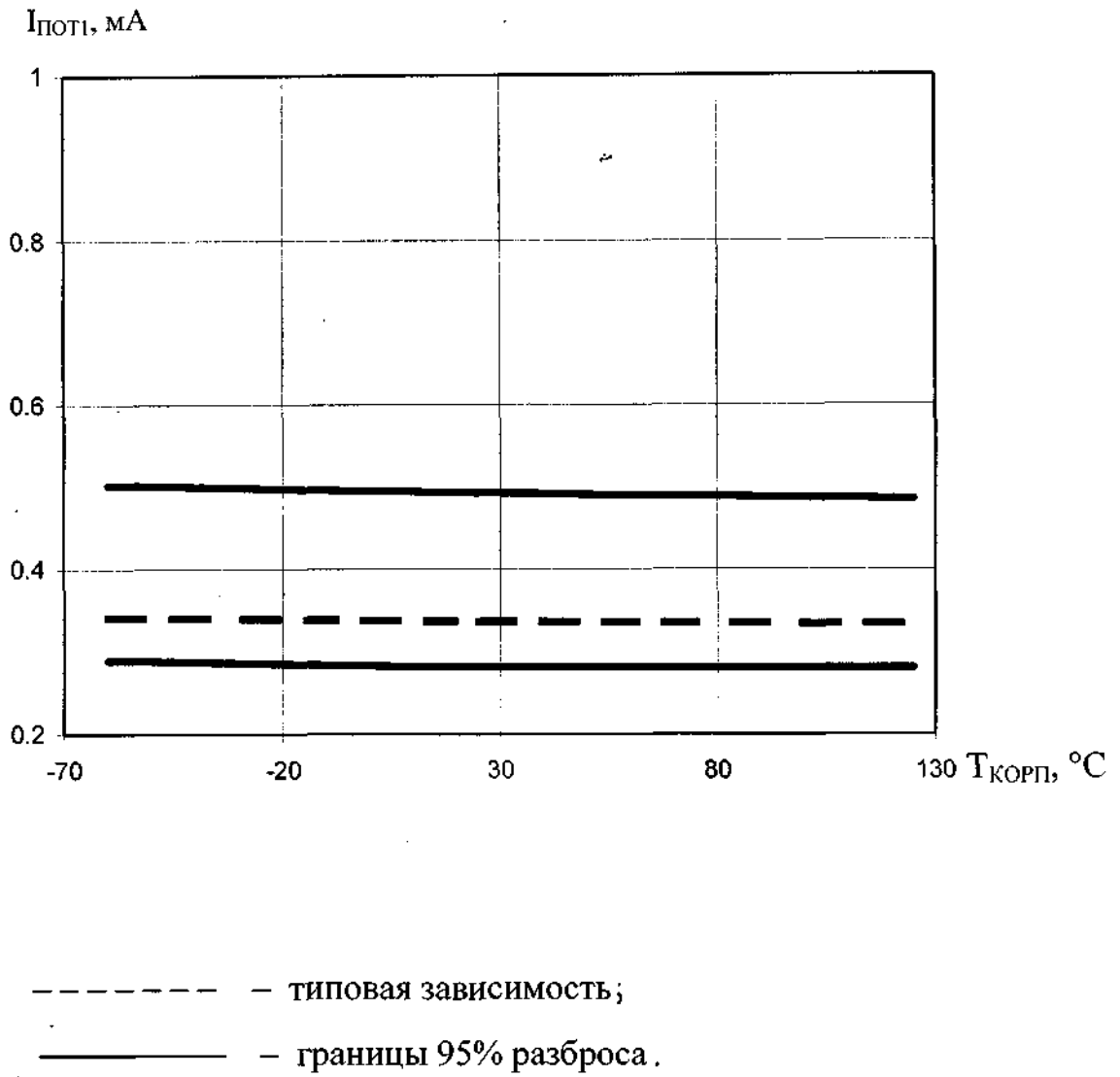


Рисунок 41 – Типовая зависимость тока потребления по выводу $V_{\text{CC}} I_{\text{ПОТ1}}$ от температуры корпуса $T_{\text{КОРП}}$ при $U_{\text{SYNC}} = 0 \text{ В}$

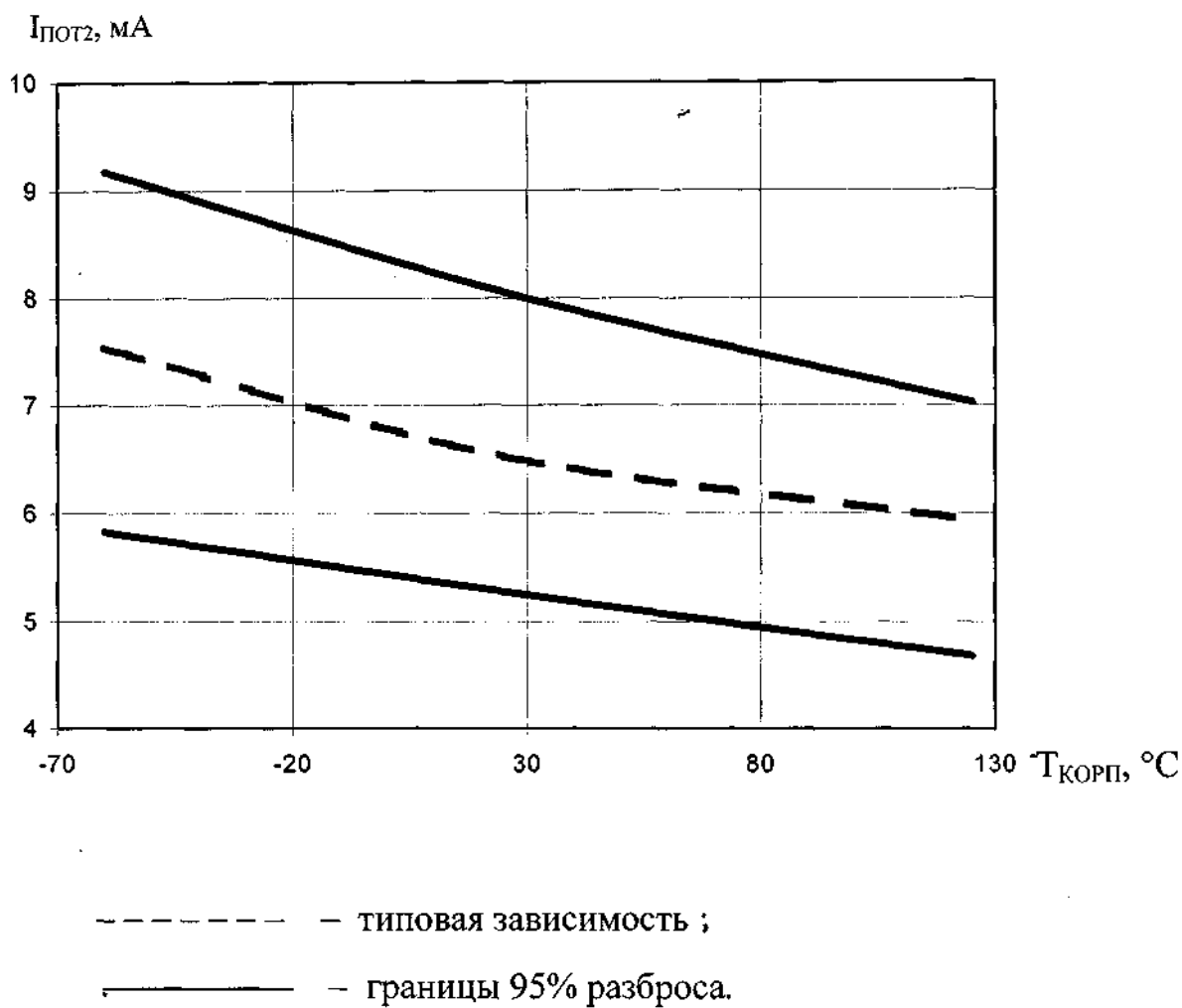


Рисунок 42 – Типовая зависимость тока потребления по выводу $V_{\text{CC}} I_{\text{ПОТ2}}$ от температуры корпуса $T_{\text{КОРП}}$ при $f_{\text{SYNC}} = 100 \text{ кГц}$, $C_{\text{FG}} = C_{\text{CG}} = 4 \text{ 700 пФ}$

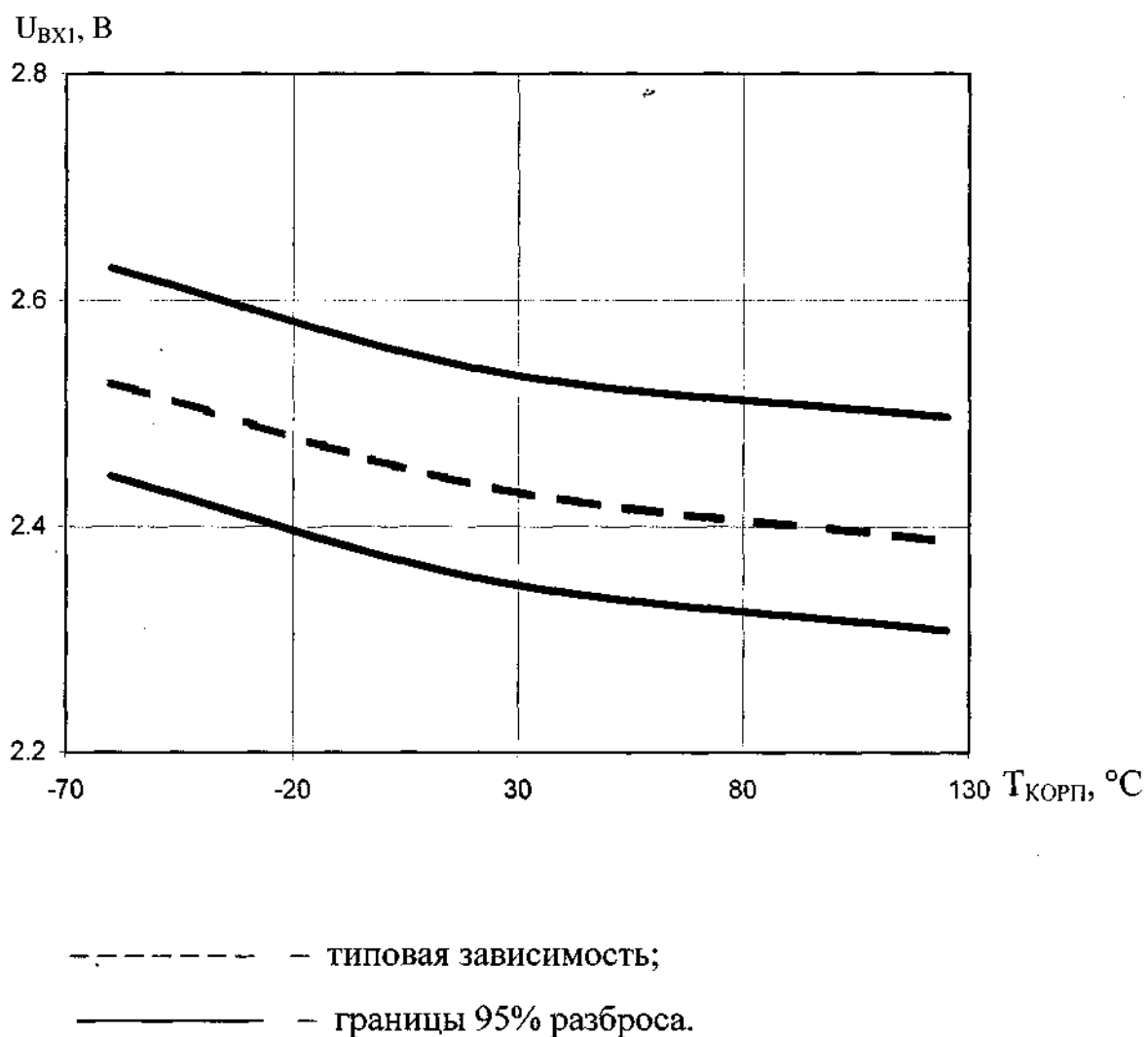


Рисунок 43 – Типовая зависимость входного напряжения срабатывания схемы ограничения по выводу TIMER $U_{ВХ1}$ от температуры корпуса $T_{КОРП}$

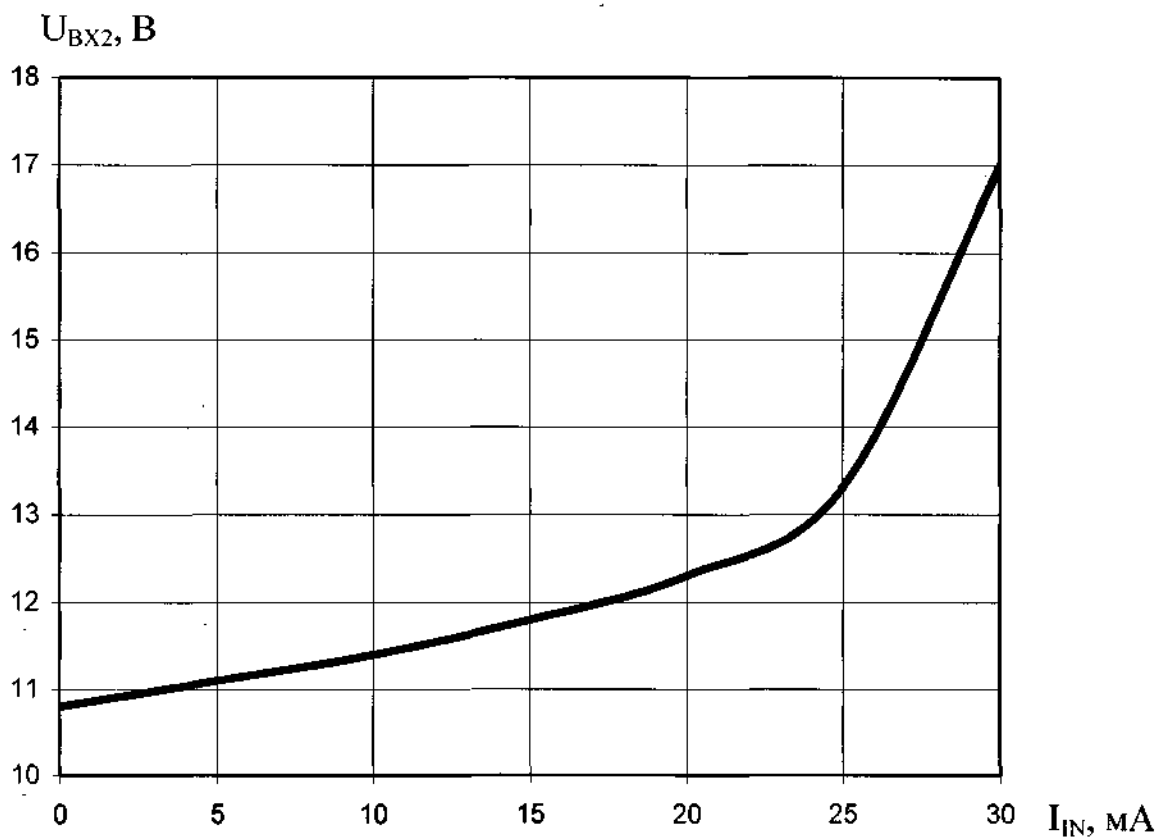


Рисунок 44 – Типовая зависимость входного напряжения срабатывания схемы ограничения по выводу CS+ U_{BX2} от втекающего тока I_{IN}

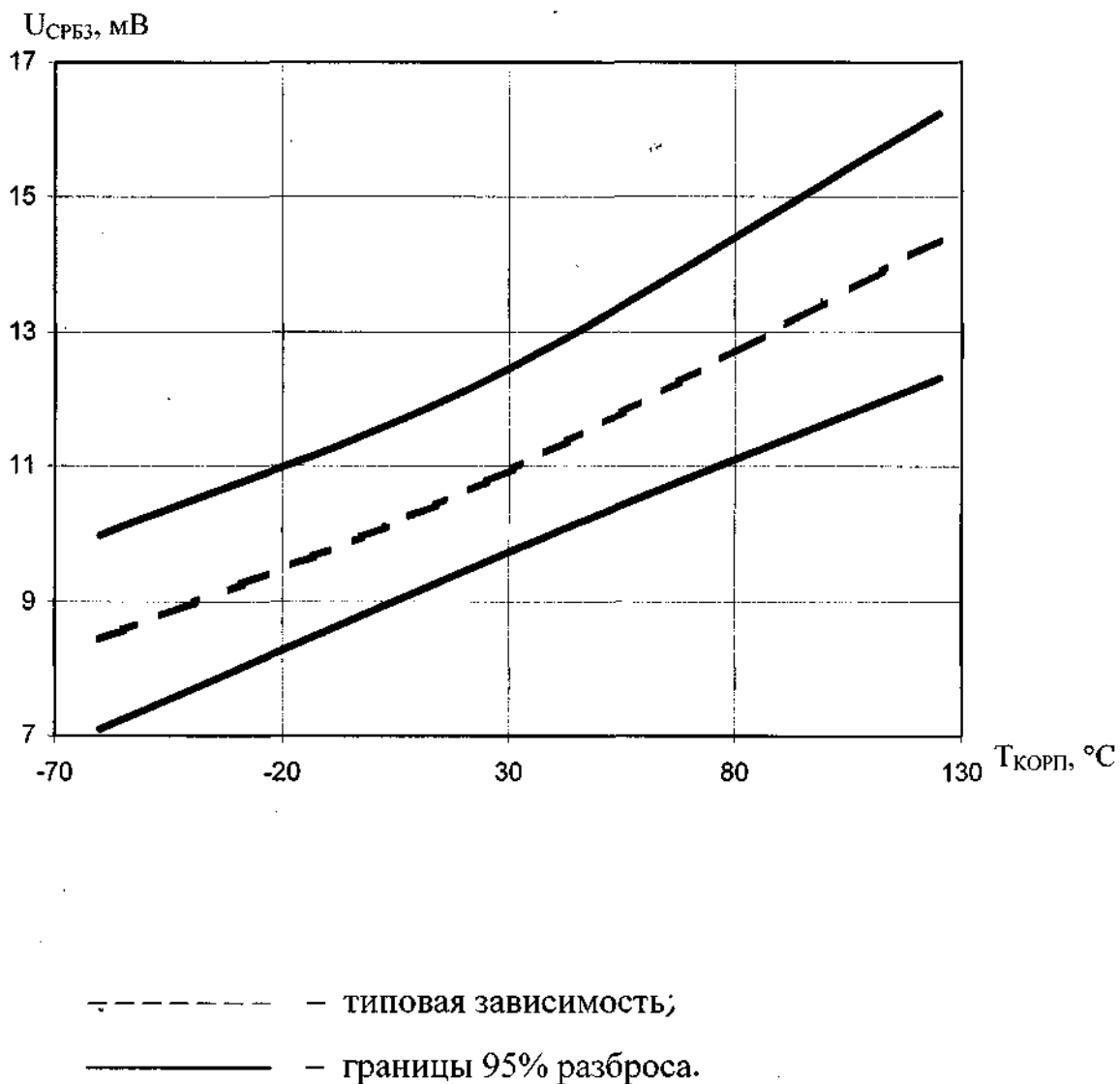


Рисунок 45 – Типовая зависимость напряжения срабатывания по выводу CS+ U_{CPB3} от температуры корпуса T_{CORP}

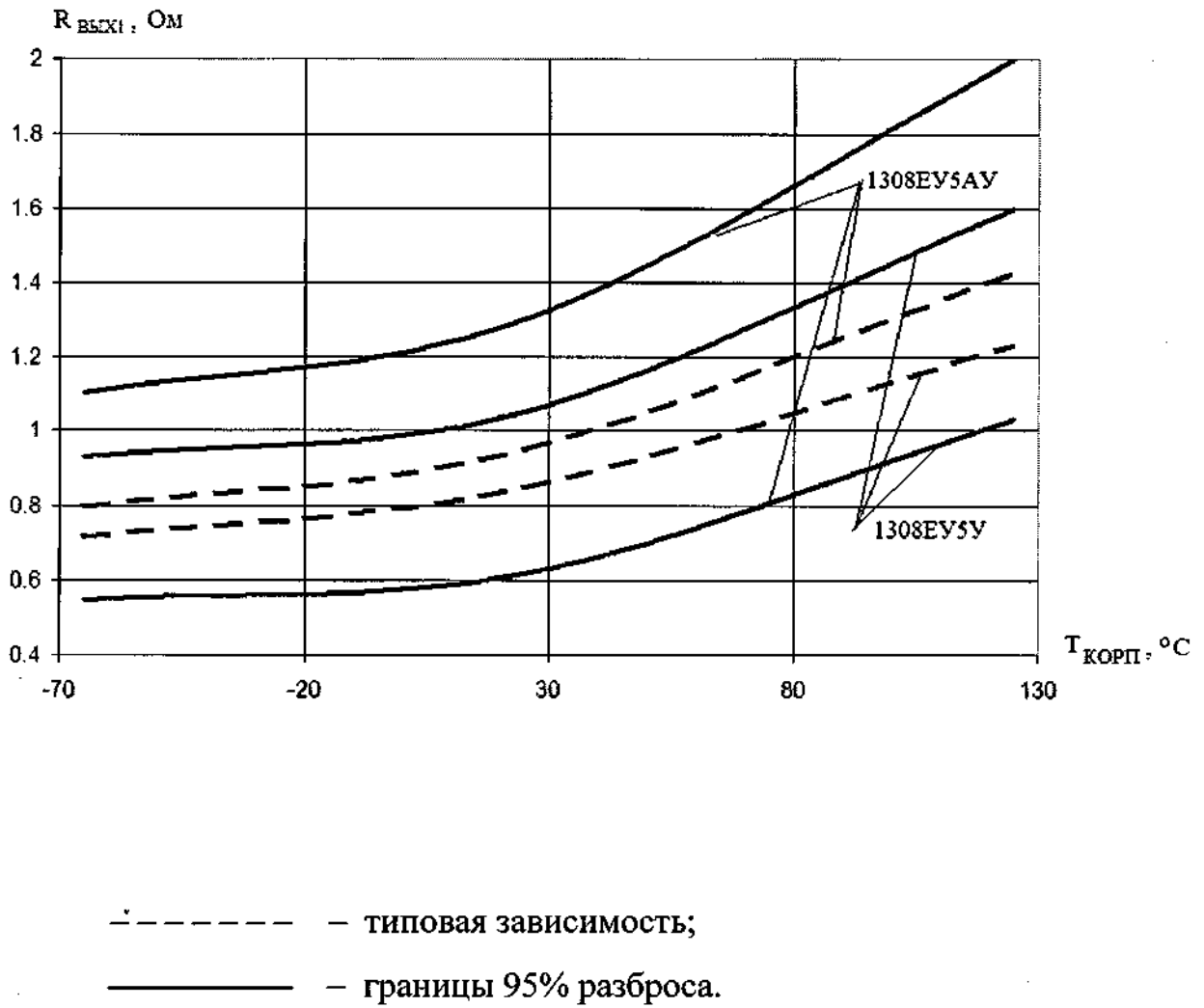
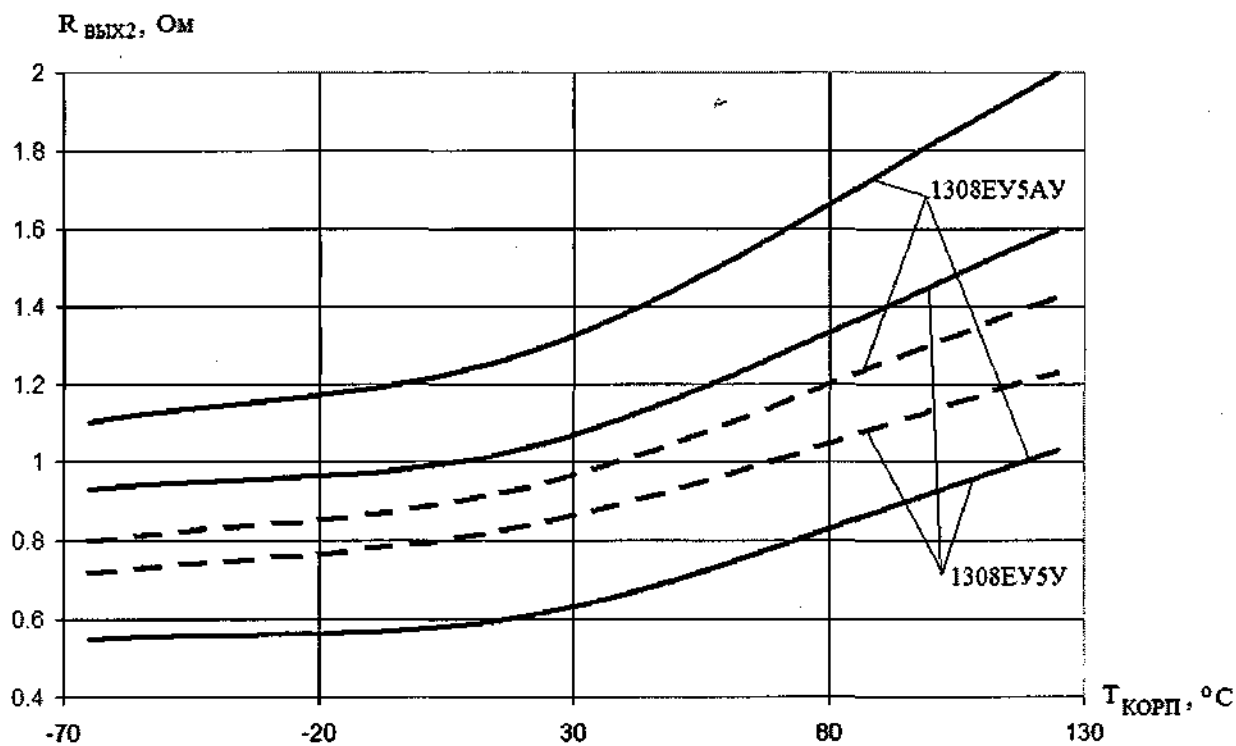


Рисунок 46 – Типовая зависимость сопротивления верхнего ключа по выводам FG, CG в открытом состоянии $R_{\text{ВЫХ1}}$ от температуры корпуса $T_{\text{КОРП}}$



- — типовая зависимость;
- — границы 95% разброса.

Рисунок 47 — Типовая зависимость сопротивления нижнего ключа по выводам FG, CG в открытом состоянии $R_{\text{ВЫХ2}}$ от температуры корпуса $T_{\text{КОРП}}$